试卷代号:1011　　座位号□□

中央广播电视大学2001—2002学年度第一学期"开放本科"期末考试

计算机专业计算机组成原理试题

2002年1月

题　号	一	二	三	总　分
分　数				

得　分	评卷人

一、填空题(把正确的答案写进括号内。每空1分,共25分)

1. $(0\ 21)_{10}$ = _____$_2$ = _____$_8$ = _____$_{16}$

2　X = −0 1001　$[X]_{原}$ = _____　$[X]_{补}$ = _____　$[-X]_{补}$ = _____

Y = 0 0101　　$[Y]_{原}$ = _____　$[Y]_{补}$ = _____　$[-Y]_{补}$ = _____

$[X+Y]_{补}$ = _____

3. 原码一位乘的实现算法是把相乘二数的_____相乘求得积的_____,对相乘二数的符号执行_____求得积的符号,故上题中的2个数X和Y的乘积等于_____。

4. 在完成检错纠错功能的海明码的编码方案中,对8位的数据位,要求它能检查出并改正1位错误,也能发现2位错误,则要使用____位校验码,此时的最小码距为____。最小码距是指从一个合法码变为另外一个合法码时_____要改变几个二进制位的状态,最小码距又可以简称为_____。

5　使用阵列磁盘可以比较容易地增加磁盘系统的_____,提高磁盘系统的_____速度,能方便地实现磁盘系统的_____功能。

6　对西文输出的字符设备,在计算机的内存储器中存储的是字符数据的每个字符的_____码,输出(包括显示或打印)的则是每个字符的_____,设备中的字符发生器的主要功能是解决从字符的_____码和字符的_____间的对应关系。

得　分	评卷人

二、选择题(把正确选择的答案代码,填入题中相应的括号内。每个2分,共38分)

1. 在教学计算机中,用多片静态存储器芯片构成完整的内存储器部件时,实现ROM存储区时,是在相应的器件插座上插上(　　)芯片;实现RAM存储区时,是在相应的器件插座上插上(　　)芯片;实现容量扩展时,是把相关存储器芯片的(　　)线每一对应的引脚连接在一起,用(　　)信号区分其中每个存储器芯片的所处的地址范围;把地址总线的(　　)部分送到地址译码器完成译码以产生内存储器芯片的片选信号,这个地址译码器仅在执行内存(　　)期间才允许执行译码功能。地址总线的(　　)部分直接连接到内存储器每个芯片的(　　)线引脚,用于选择每个芯片内的不同的存储单元。同一个内存储器读写命令(　　)接到一个内存储器每个RAM芯片的/WE管脚。

A 数据　B ROM　C. 地址　D 可以　E. 读　F. 片选　G 读

H RAM　I 不可以　J. 高位　K 低位　L. 控制　M 读/写　N. 运行

2. 在教学计算机中,串行接口芯片的数据线与内存储器芯片的数据线通过外部数据总线连接在一起,因此一定不能同时对这两种芯片执行(　　)操作,否则会造成数据线信号冲突。串行接口与内存储器到底轮到谁运行,是由程序中的(　　)和指令执行(　　)来决定的。

A. 读	B. 读写	C. 写	D. 指令
E. 数据	F 控制	G. 地址	H 次序
I. 步骤	J 过程	K. 读/写	L 状态

3. 在计算机硬件系统中,3总线的结构比单总线的结构可以提供(　　)的输入/输出性能,其中处理机总线的运行脉冲频率(　　),例如(　　),PCI总线的脉冲频率(　　),例如(　　),而慢速IO总线的脉冲频率(　　),例如ISA总线的脉频率为(　　)。

A. 更高	B 不可比	C 最高	D. 相同
E. 最低	F. 居中	G. 更低	H 66MHz或更高
I 33MHz	J. 1000MHz	K. 8.33MHz	L 4.77MHz

得　分	评卷人

三、简答题(37 分)

1　在教学计算机中,设计者只实现了约 30 条指令,留下另外约 30 条指令,交由实验人员选择其中若干条自己来设计指令格式、功能和执行流程,并在教学计算机上调试正确。请回答:你在设计与实现自己的指令过程中,是怎样看待和处理你的指令和已经实现的指令的关系的?至少举例说明 3 点。(7 分)

2　回答读 CACHE 存储器的过程,与读内存储器的过程有哪些不同的方面?为什么?(15 分)

3. 给出浮点数在计算机内的表示格式。应该按什么原则来分配浮点数的阶码的位数和尾数的位数才比较合理?按 IEEE 的标准,机器零的编码是什么?(15 分)

试卷代号:1011

中央广播电视大学2001—2002学年度第一学期“开放本科”期末考试

计算机专业计算机组成原理

试题答案及评分标准

(供参考)

2002年1月

一、填空题(每空1分,共25分)

1. $(0.0011)_2$　　$(0\ 14)_s$　　$(0\ 3)_{16}$

2. $[X]_{原}=(1\ 1001)$　　$[X]_{补}=(1\ 0111)$　　$[-X]_{补}=(0\ 1001)$

$[Y]_{原}=(0\ 0101)$　　$[Y]_{补}=(0\ 0101)$　　$[-Y]_{补}=(1\ 1011)$

$[X+Y]_{补}=(1\ 1100)$

3. 绝对值　　绝对值　　异或　　-0.001011101

4　5　　4　　最少　　码距

5. 存储容量　　读写　　容错

6. ASCII　　字形　　ASCII　　字形

二、选择题(每个2分,共38分)

1. B　　H　　A　　F　　J　　M　　K　　C　　D

2　A　　D　　I

3. A　　C　　H　　F　　I　　E　　K

三、简答题(37分)

1. (7分)

参考答案:

(1)在指令格式、指令分组、寻址方式等安排上,新设计的指令应该和已有指令基本相同,至少不能相互冲突;(2分)

(2)对新设计的指令,只实现其流程中具体执行步骤的控制信号,读取指令、检查中断请求等,共同操作部分使用在已有指令中提供的控制信号;(2分)

(3)节拍发生器可能需要变化或修改,例如增加一个节拍状态,但不能破坏原有指令的执行;(2分)

(4)新老指令应该在同一个程序中正常执行,(1分)

2 (每个5分,共15分)

(1)读内存储器,是给出内存储器的地址,直接读出选中单元的内容即可;

(2)读 CACHE 存储器,按一定的地址变换方式给出 CACHE 地址,并检查地址标志字段部分的内容,匹配,则该单元数据的内容就是被读内容;

(3)读 CACHE 存储器比读内存储器的速度快,一是由于二者使用的芯片速度不同造成的;二是因为两种存储器的组成和工作原理不完全相同,CACHE 是用关联存储器原理运行的。

3 (每个5分,共15分)

(1)浮点数在计算机内的表示格式:1 位尾数符号,后跟 m 位阶码,再跟 n 位尾数数值;

(2)其位数分配原则,既要保证足够大的表示范围(由阶码位数决定),又要有足够的数据精度(由尾数位数决定)。

(3)按 IEEE 的标准,机器零的编码是浮点数所有的位全是0。